**DOĞU AKDENİZ ÜNİVERSİTESİ**

**BİLGİSAYAR MÜHENDİSLİĞİ BÖLÜMÜ**

**BLGM223 SAYISAL MANTIK TASARIMI**

 ***DENEY V : QUARTUS II TASARIM ORTAMI: N-BİT PARALEL TOPLAYICI ÇIKARICI VE TOPLAAYICI-ÇIKARICI MODÜLLERİNİN KURULUMU***

**AMAÇLAR:**

ALTERA tarafından geliştirilen son teknoloji elektronik tasarım otomasyonu yazılımı olan QUARTUS II ortamında n-bit paralel toplayıcı, çıkarıcı ve toplayıcı-çıkarıcı modüllerinin kurulumunu yapacağız.

**Deney Öncesi Çalışma:**

***Ders notlarından yarım toplayıcı (half-adder), tam toplayıcı (full-adder) ve n-bit paralel toplayıcılar konularını tekrar çalışınız.***

1. Aşağıda size 4-bit paralel toplayıcı için VeriLOG HDL kodu verilmiştir. Bu kodu Quartus ortamına kopyalayarak çalıştırınız ve simülayonunu yapınız.

module Parallel\_Adder(A,B,Toplam);

 parameter N=4; // Bit saysısı

 input [N-1:0] A,B; // A ve B sayılarının vektörel gösterimi

 output [N-1:0] Toplam; // Toplamın vektörel gösterimi

wire Cikan\_Elde; // N'inci pozisyondan çıkan else

 wire [N-1:0] Elde; // 0'ınci pozisyondan N-1'inci pozisyona kadar ara eldeler.

 genvar i; // N adım için i iteratör değişkenini tanımla: bu değişken

 // generate-for döngüsü için kullanılacaktır.

 generate // Bu komut bize aynı modüllerin( örneğin yarım (HA) ve tam

 // toplayıcılaınr (FA) birden fazla çoklanarak kullanılmasını

 // sağlar

 for(i=0;i<N;i=i+1)

 begin: N\_Bit\_Parallel\_Adder // Üretilecek olan N-bit bloğun adı

 if(i==0)

 half\_adder f(A[0],B[0],Toplam[0],Elde[0]);

 else

 full\_adder f(A[i],B[i],Elde[i-1],Toplam[i],Elde[i]);

 end

 assign Cikan\_Elde = Elde[N-1];

 endgenerate

endmodule

// Verilog: Yarım toplayıcı kodu

module half\_adder(x,y,Toplam,Elde);

 input x,y;

 output Toplam,Elde;

 assign Toplam=x^y; // x XOR y

 assign Elde=x&y; // x AND y

endmodule // half adder

// Verilog tam toplayıcı kodu

module full\_adder(x,y,Gelen\_Elde,Toplam,Cikan\_Elde);

 input x,y,Gelen\_Elde;

 output Toplam,Cikan\_Elde;

 assign s = (x^y) ^ Gelen\_Elde;

 assign Cikan\_elde = (y&Gelen\_Elde)| (x&y) | (x&Gelen\_Elde);

endmodule // full\_adder

1. Bu devreyi derste yaptığımız gibi basitçe değiştirerek 4-bit paralel çıkarıcı devresi haline getiriniz.
2. Bu devreye bir T/C (Topla/Çıkar) kontrol girişi ekleyerek, devreyi T/C=1 olması durumunda toplayıcı, T/C=0 olması durumunda çıkarıcı olarak kullanmak üzere değiştiriniz.

BAŞARILAR DİLERİM.

Doç. Dr. Adnan ACAN