



DOĐU AKDENİZ ÜNİVERSİTESİ  
BİLGİSAYAR MÜHENDİSLİĐİ BÖLÜMÜ  
BLGM224 - SAYISAL MANTIK TASARIMI  
LABORATUVAR ÇALIŐMASI 5  
VERİ İŐLEMCİSİ

#### AMAÇLAR

Bu laboratuvar çalıőmasının amacı elektronik çizim ve tasarım programı Intel Quartus Prime Lite Edition kullanılarak 3 ayrı denetleyici devresi tasarlamak, gözlem ve analiz yapmaktır.

#### VERİ İSTEMCİSİ

Veri İstemcisinin Tasarımında istenen bilgiler durum ve koşullu kutular tarafından belirtilmiştir. Kontrol mantığı karar kutularından ve durum geçişlerinden bulunmaktadır.

#### 4 BİT SENKRON İLERİ SAYICI

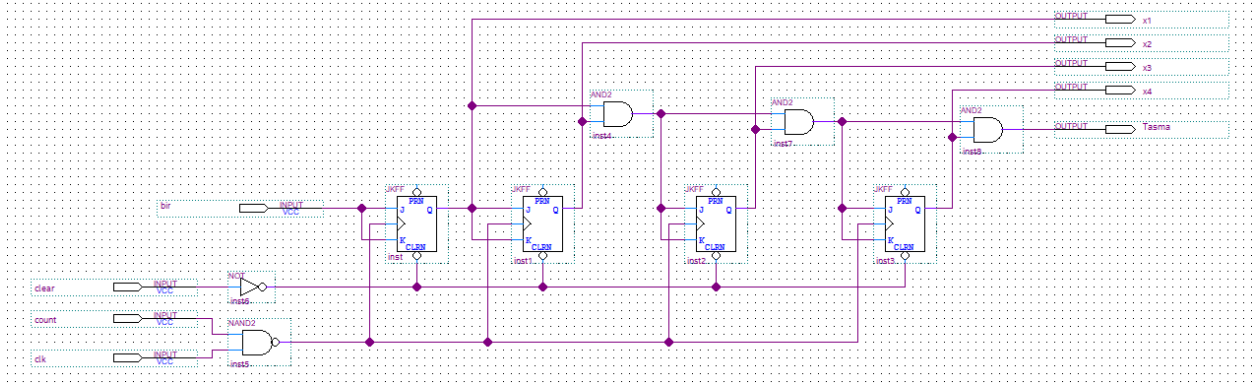
Senkron sayıcılarda asenkron sayıcılardan farklı olarak saat sinyali sadece ilk flip flop'a değil tüm flip flop'lara aynı anda uygulanır. Sistemdeki tüm flip flop'lar aynı anda girişlerindeki sinyalleri işler. Bundan dolayı zaman gecikmesi oluşmaz ve hassas olarak zaman ölçülebilir. Senkron sayıcılarda flip floplara ek olarak kapılarda kullanılır.

#### PROGRAMIN HAZIR HALE GETİRİLMESİ

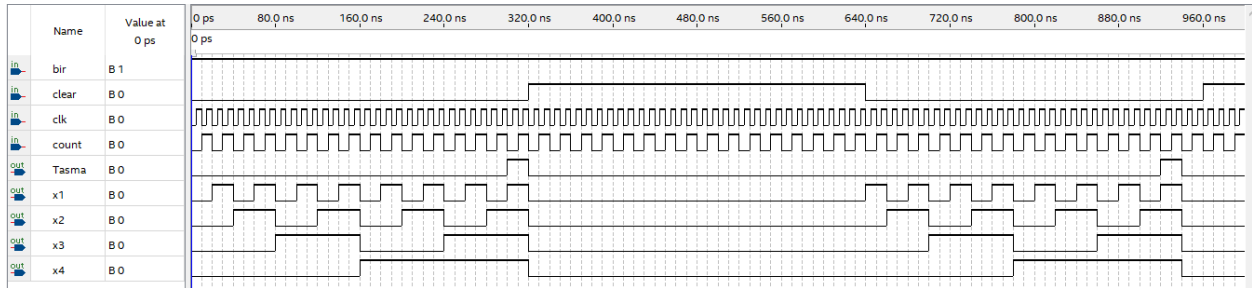
Programı çalıştırınız. New Project Wizard'I kullanarak boş bir proje oluşturunuz. Ardından File -> New -> Block Diagram / Schematic File seçeneğini seçiniz. Yeni proje oluşturma ve programın hazır hale getirilmesi için 1. Lab dokümanındaki adımları izleyebilirsiniz.

## DENEY

Bu laboratuvarıda devrenin tasarlanabilmesi için 4 bit senkron ileri sayıcı devresine ihtiyaç duyulmaktadır. 4 bit senkron ileri sayıcı devresi aşağıda verilmiştir. Bu devreyi tasarlayarak simülasyonunu yapınız ve aşağıdaki sonuçlarla karşılaştırınız.



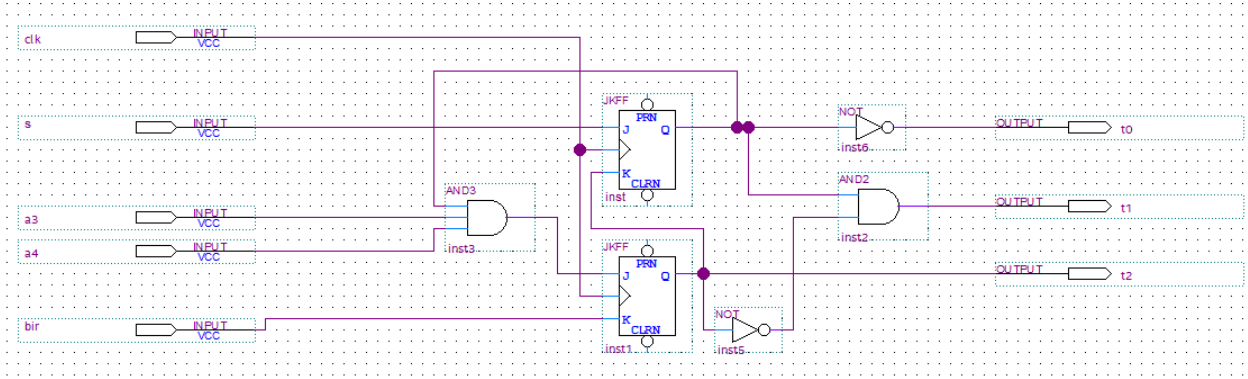
Yukarıdaki sayıcı devresinin simülasyonu aşağıda verilmiştir. Sonuçlardada görüldüğü gibi x1, x2, x3 ve x4 çıkışları her saat darbesinde sayma işlemi yapmaktadır. Başlangıç durumu 0000 iken sayma işleminin sonucunda son değer 1111 olmaktadır. Değer 1111 olduktan sonra taşma meydana gelmektedir. Taşma olduğunda taşma adı verilen çıkış değeri 1 olmaktadır. Ayrıntıları aşağıdaki sonuçlardan inceleyebilirsiniz.



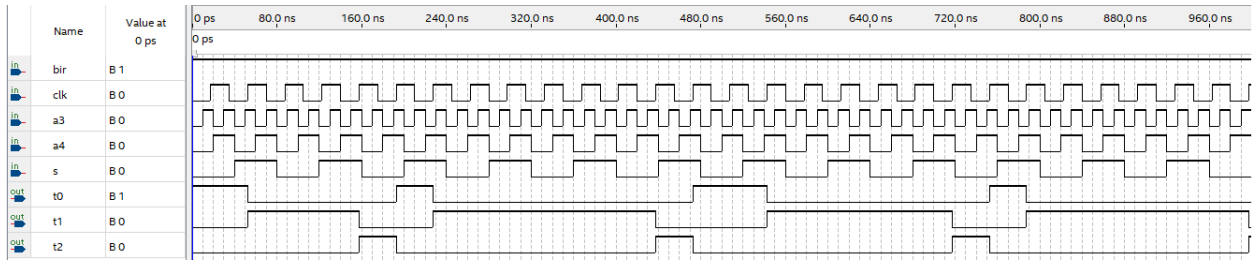
Sayıcı devresini kaydettikten sonra yeni bir proje oluşturarak denetleyici devresini tasarlayınız.

Bu deneyde üç ayrı denetleyici devresi sunulmaktadır.

## 1. Denetleyici

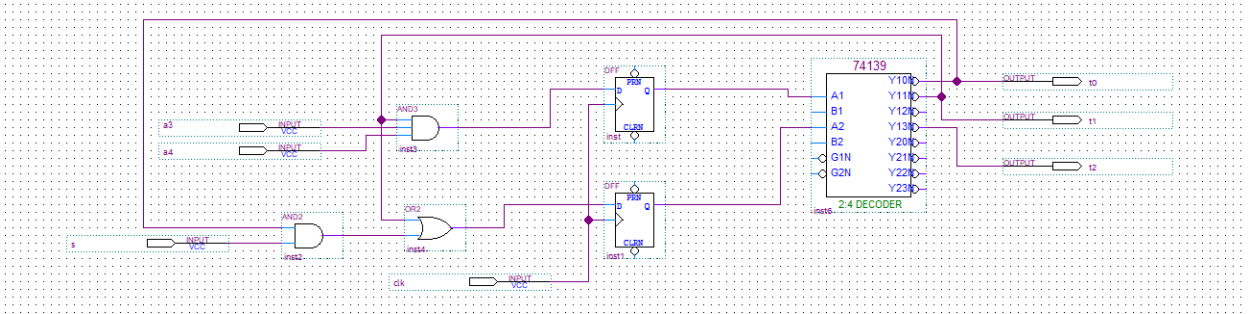


İlk denetleyici devresinin simülasyon sonuçları aşağıda verilmektedir.

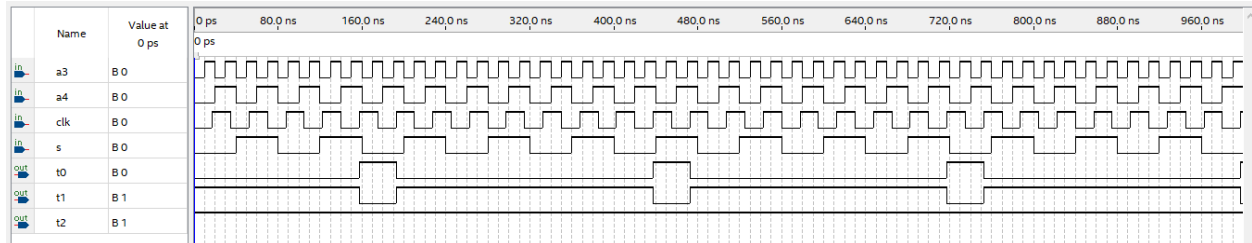


İlk denetleyici devresini kaydettikten sonra yeni bir proje oluşturarak aşağıda verilen 2. denetleyici devresini tasarlayınız.

## 2. Denetleyici Devresi

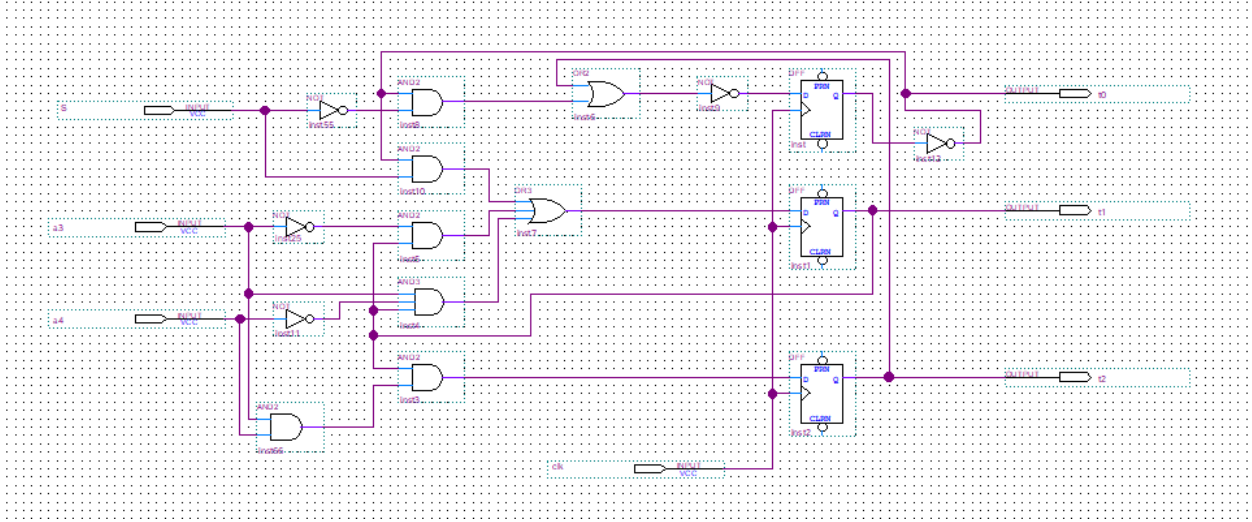


İkinci denetleyici devresinin simülasyon sonuçları aşağıda verilmektedir.

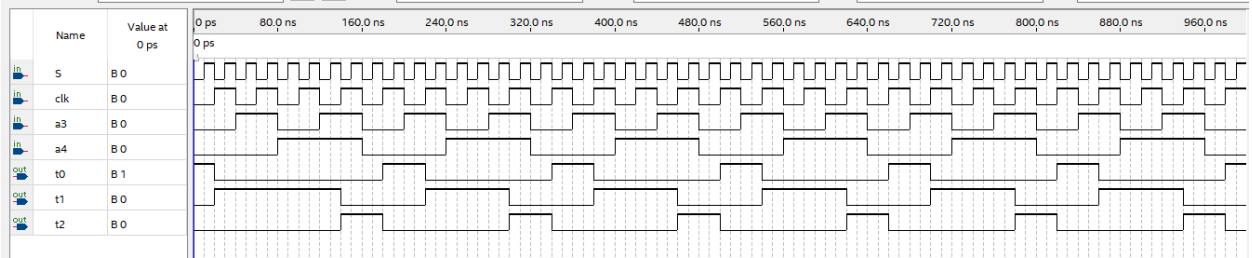


İkinci denetleyici devresini kaydettikten sonra yeni bir proje oluşturarak aşağıda verilen 3. denetleyici devresini tasarlayınız.

### 3. Denetleyici



Üçüncü denetleyici devresinin simülasyon sonuçları aşağıda verilmektedir.

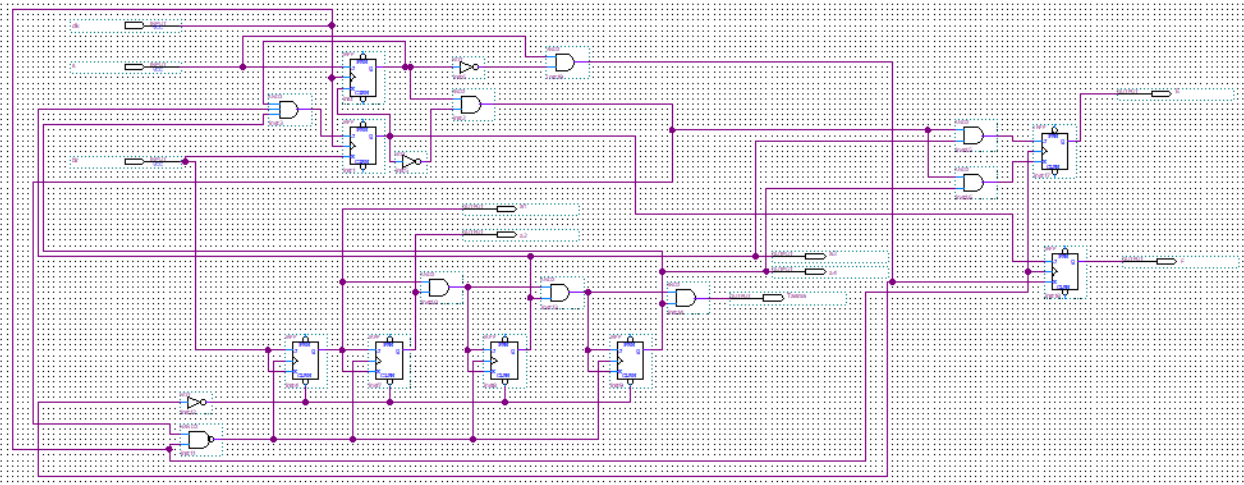


## SONUÇ

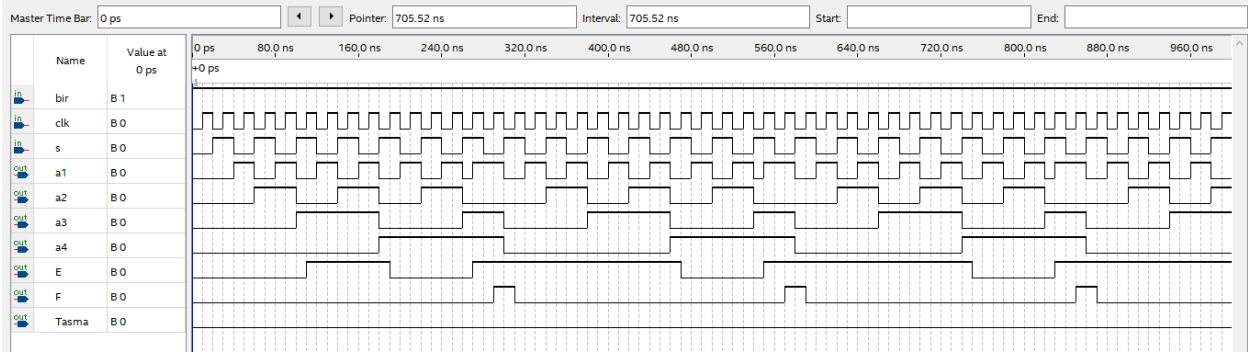
Yukarıda tasarlamış olduğumuz 3 ayrı denetleyici devrelerine 4 bitlik senkron sayıcı devresini ekleyerek yeni tasarımı oluşturunuz.

3 ayrı denetleyici devresinin sayıcı devresi ile birleştirilmiş halleri sırasıyla aşağıda verilmektedir.

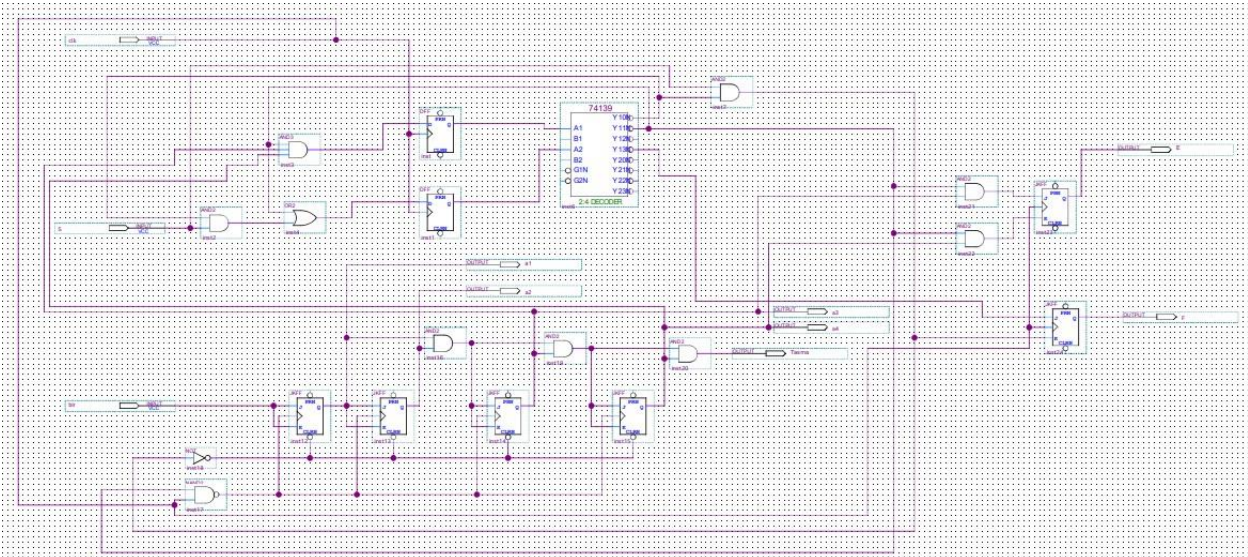
## 1. İlk denetleyici kullanılarak tasarlanan devre



Bu devrenin simülasyon sonuçları aşağıda sunulmaktadır.

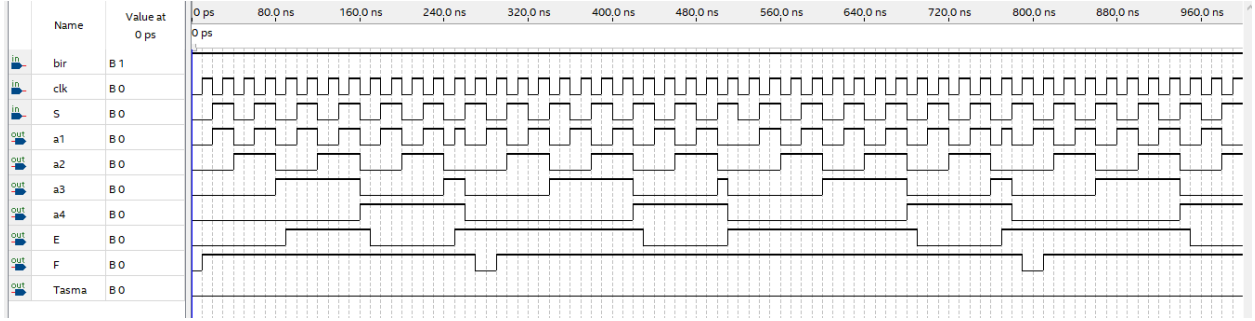


## 2. İkinci denetleyici kullanılarak tasarlanan devre

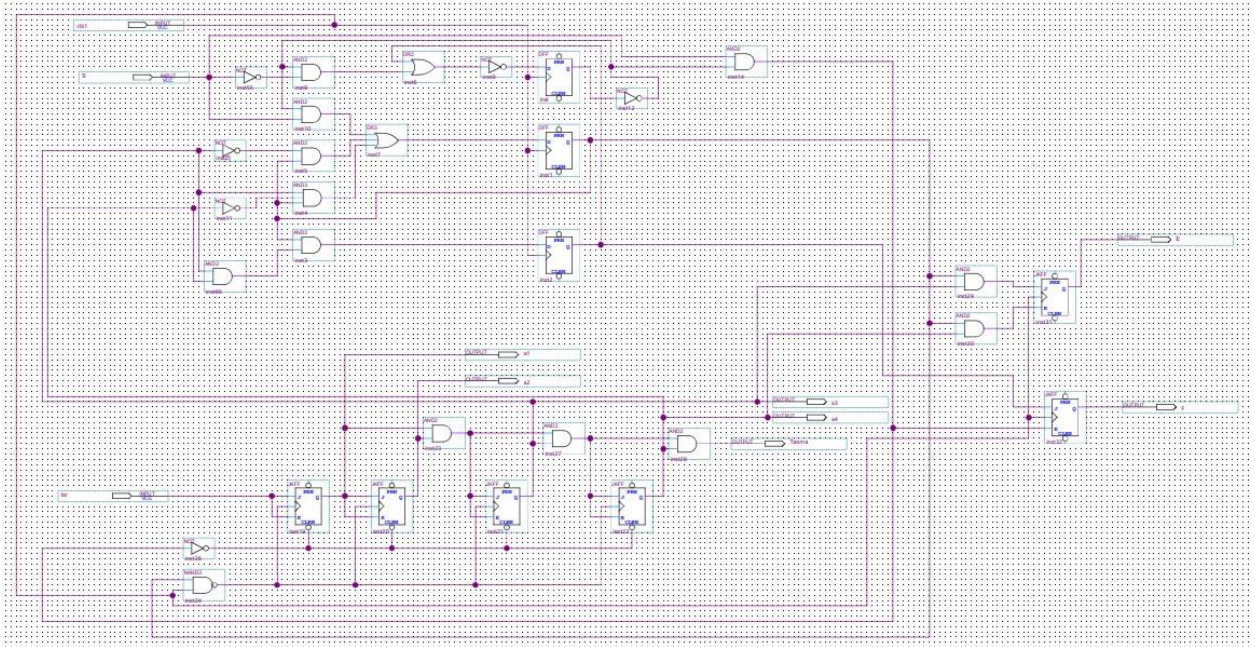


Bu devrenin simülasyon sonuçları aşağıda sunulmaktadır.

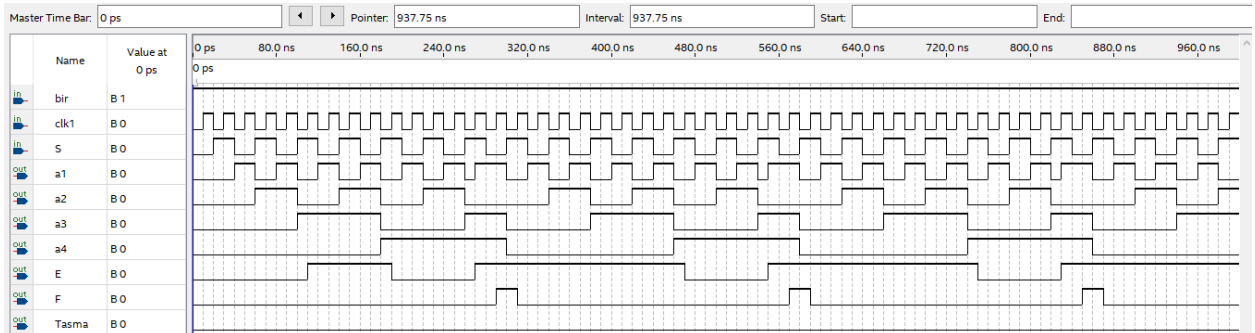




### 3. Üçüncü denetleyici kullanılarak tasarlanan devre

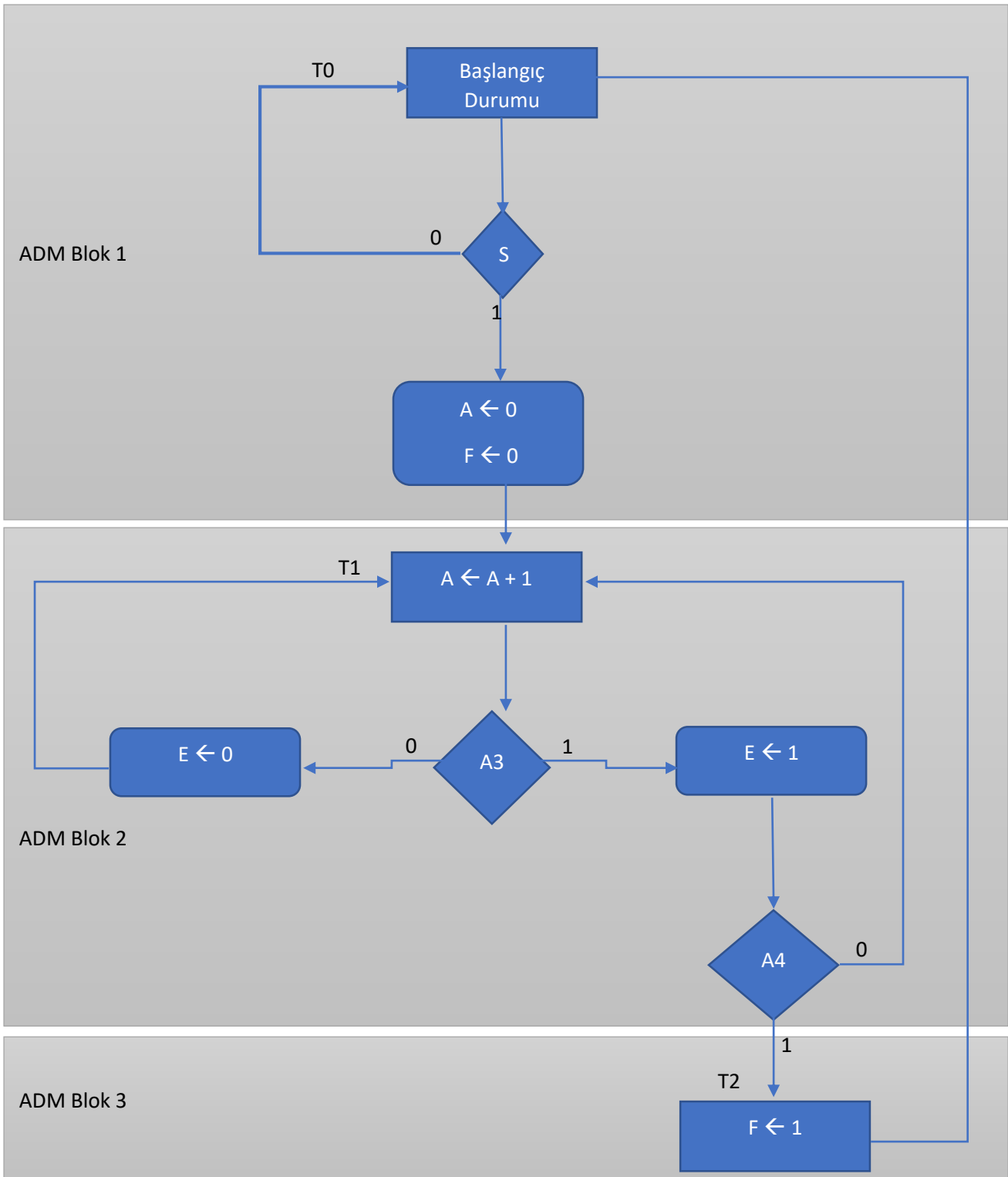


Bu devrenin simülasyon sonuçları aşağıda sunulmaktadır.



Sonuç olarak, bu 3 devrede farklı denetleyici devreleri kullanarak aynı işlemi yapmaktadır. Bu üç devrenin çalışma mantığı aşağıdaki akış diyagramında açıklanmaktadır.

# ADM Akış Diyagramı



## GÖREV

- 1- Yukarıda verilen devreleri laboratuvar ortamında tasarlayarak simülasyonunu tamamlayınız.
- 2- 4 bit senkron ileri sayıcı ve denetleyici devrelerini kendi cümlelerinizle açıklayınız.
- 3- Hazırlayacağınız raporda oluşturulan son devrenin hangi mantıkla çalıştığını açıklayınız.

10.05.2021

Prof. Dr. Hasan Kömürcügil

Arş. Gör. Samed Reyhanlı