



DOĞU AKDENİZ ÜNİVERSİTESİ
BİLGİSAYAR MÜHENDİSLİĞİ BÖLÜMÜ
BLGM224 - SAYISAL MANTIK TASARIMI
LABORATUVAR ÇALIŞMASI 1- FLİP FLOPLARIN İNCELENMESİ

AMAÇLAR

Bu laboratuvar çalışmasının amacı elektronik çizim ve tasarım programı Intel Quartus Prime Lite Edition kullanılarak mantıksal devrelerin ve devre elemanlarının kullanılması gözlemlenmesi ve test edilmesidir.

INTEL QUARTUS NEDİR

Intel Quartus Prime, Intel tarafından üretilen programlanabilir mantık aygıtı tasarım yazılımıdır. Quartus Prime, geliştiricinin tasarımlarını derlemesini, zamanlama analizi yapmasını, RTL diyagramlarını incelemesini, bir tasarımın farklı uyaranlara tepkisini simüle etmesini ve programcı ile hedef cihazı yapılandırmasını sağlayan HDL tasarımlarının analiz ve sentezini sağlar. Quartus Prime, donanım açıklaması, mantık devrelerinin görsel düzenlemesi ve vektör dalga formu simülasyonu için bir VHDL ve Verilog uygulamasını içerir.

PROGRAMIN İNDİRİLMESİ

Intel Quartus Prime Lite programını windows ve linux işletim sistemleri için aşağıdaki linki kullanarak bilgisayarınıza indirebilirsiniz.

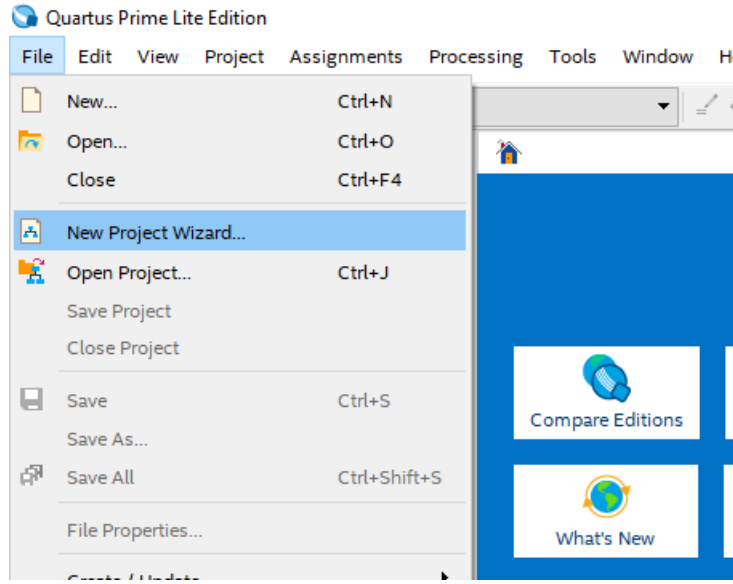
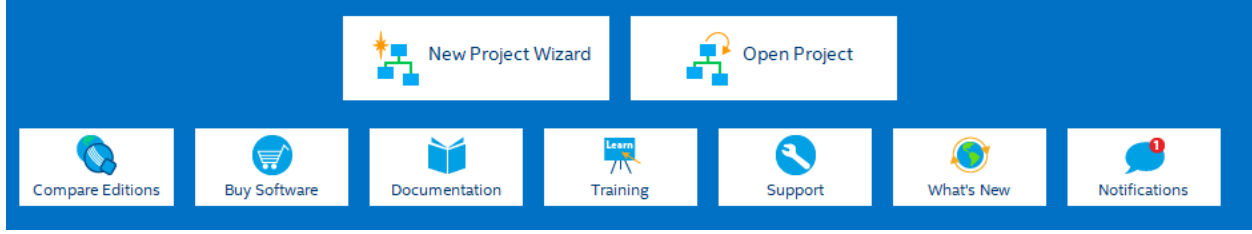
<https://fpgasoftware.intel.com/?edition=lite>

Program kurulumu tamamlandıktan sonra aşağıdaki işlemleri yapınız.

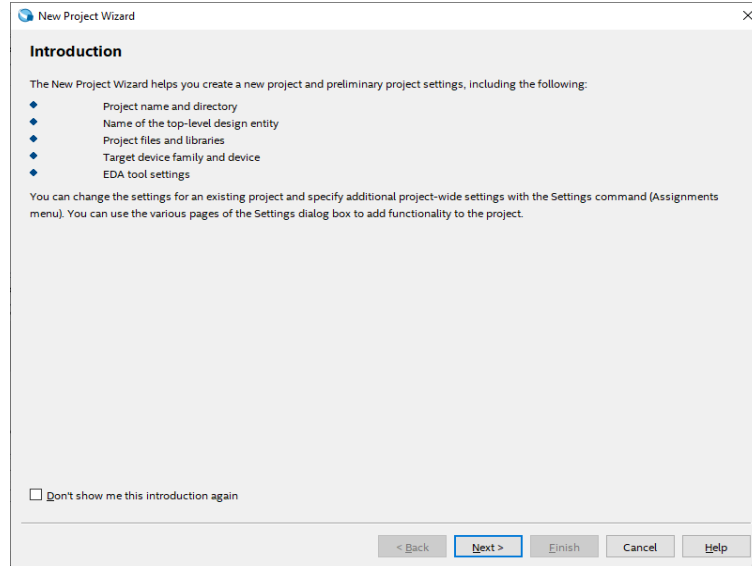
PROGRAMIN HAZIR HALE GETİRİLMESİ

Programı çalıştırınız.

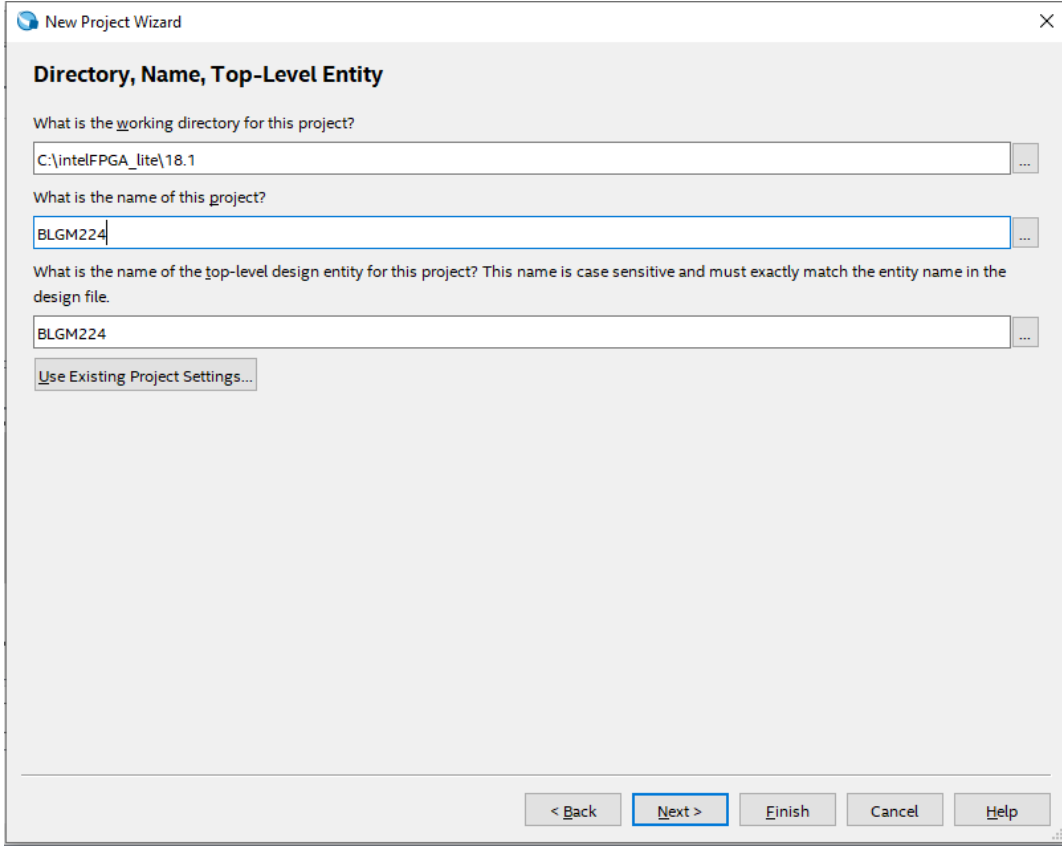
ADIM 1: Quartus programın da bir tasarım yapmak için öncelikle bir proje oluşturulmalıdır. Proje oluşturabilmek için program çalıştırıldığında ekrana gelen New Project Wizard seçeneği seçilmelidir veya File menüsünden New Project Wizard seçeneği seçilmelidir.



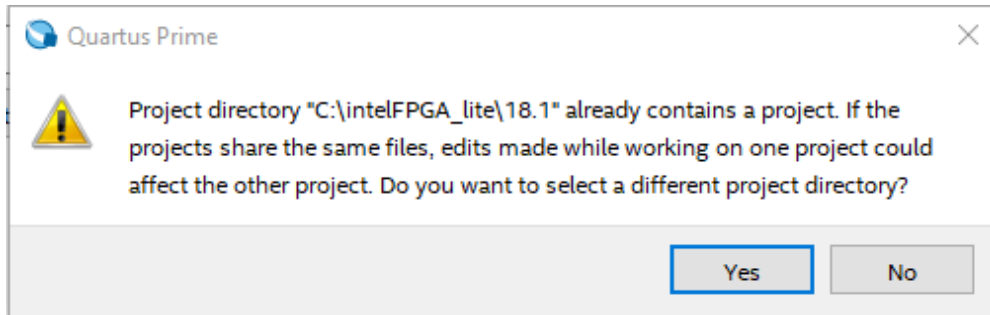
ADIM 2: Proje sihirbazı seçildikten sonra karşınıza giriş ekranı gelecektir. Next butonuna basarak devam ediniz.



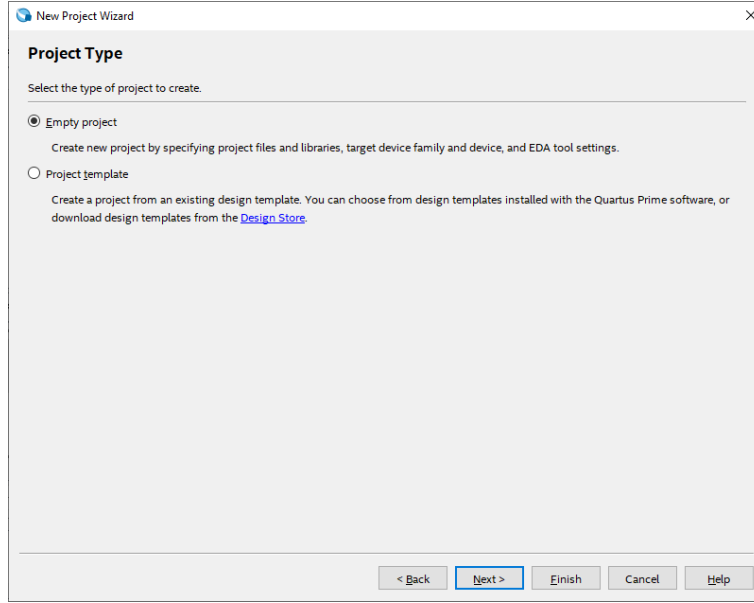
ADIM 3: Giriş sayfasından sonra projenin dizinini ve isminin ayarlanacağı ekran gelecektir. Projenizin ismini yazınız ve next butonuna basarak devam ediniz.



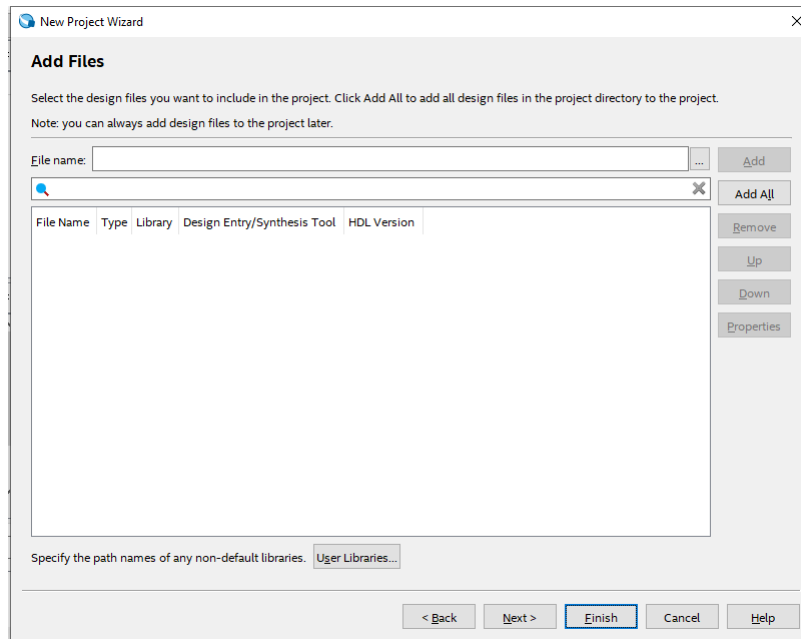
ADIM 4: Bu işlemten sonra bir uyarı alacaksınız No butonuna basarak devam ediniz.



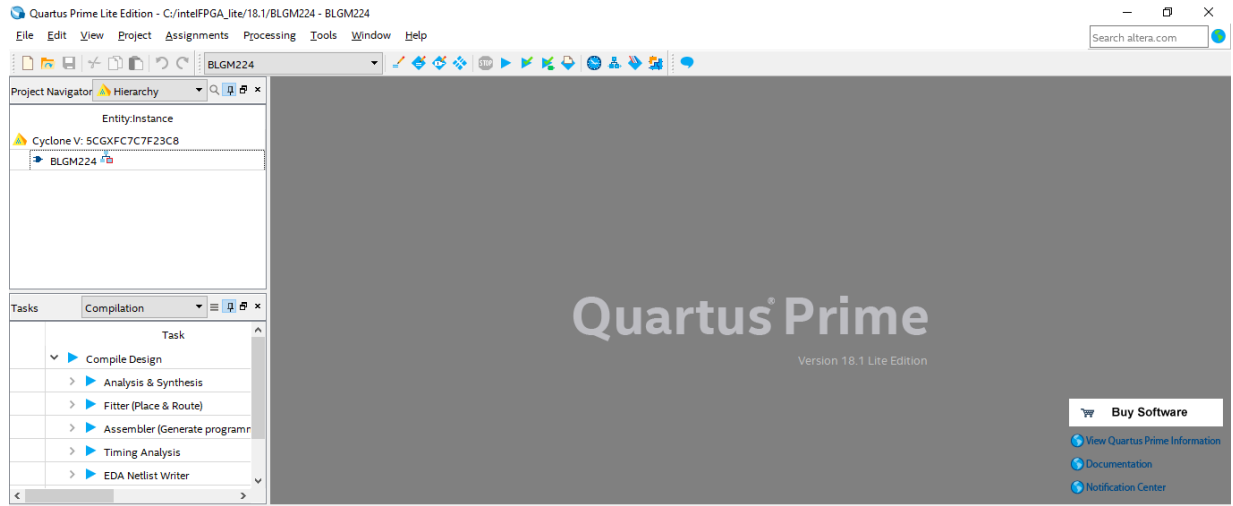
ADIM 5: Bu işlemden sonra bir template veya boş proje seçeneği karşınıza çıkacaktır. Empty Project seçeneğini seçiniz ve Next butonuna basarak devam ediniz.



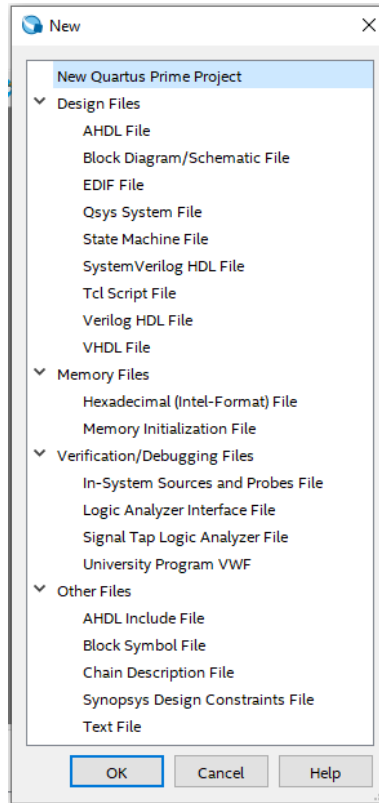
ADIM 6: Bu işlemden sonra karşınıza bir pencere açılacaktır. Next butonuna değil Finish butonuna basarak proje oluşturma işlemi tamamlayınız.



ADIM 7: Project Navigator bölümünden projenizin oluşturulduğunu görebilirsiniz.



ADIM 8: File -> New bölümüne tıklayarak oluşturacağınız çalışmanın tasarım ortamını seçebilirsiniz.

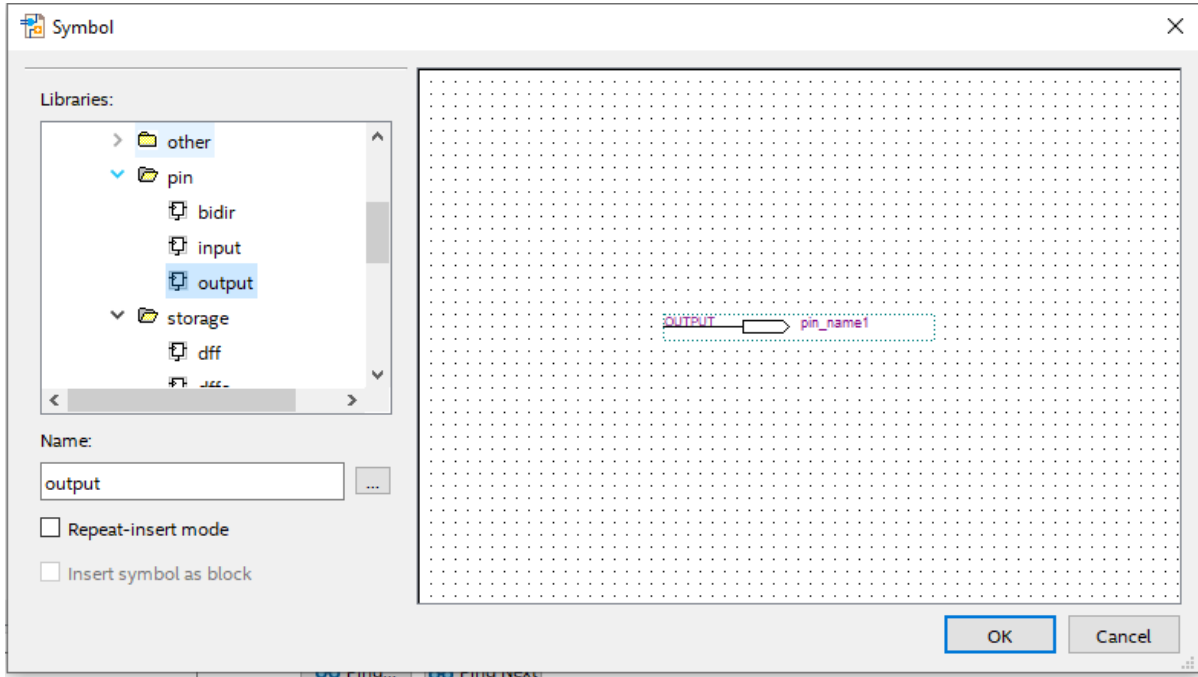


FLİP-FLOP TASARIMI VE DERLENMESİ

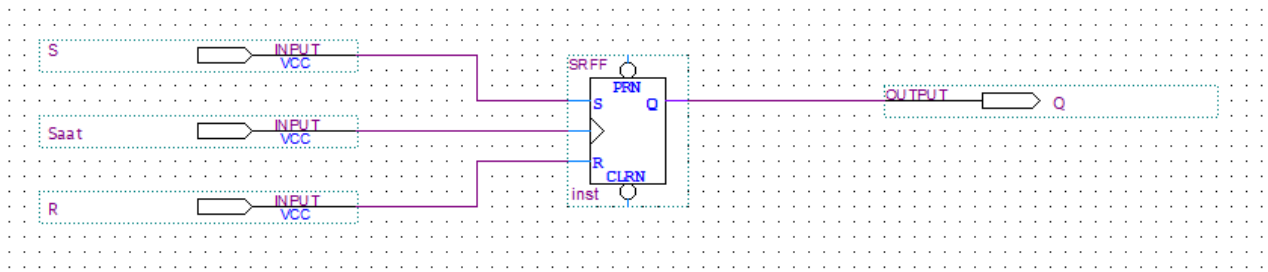
RS, JK, D ve T flip flopların Quartus ortamında çalıştırılıp doğruluk tabloları ile karşılaştırılması.

File -> New -> Block Diagram / Schematic File seçeneğini seçiniz.

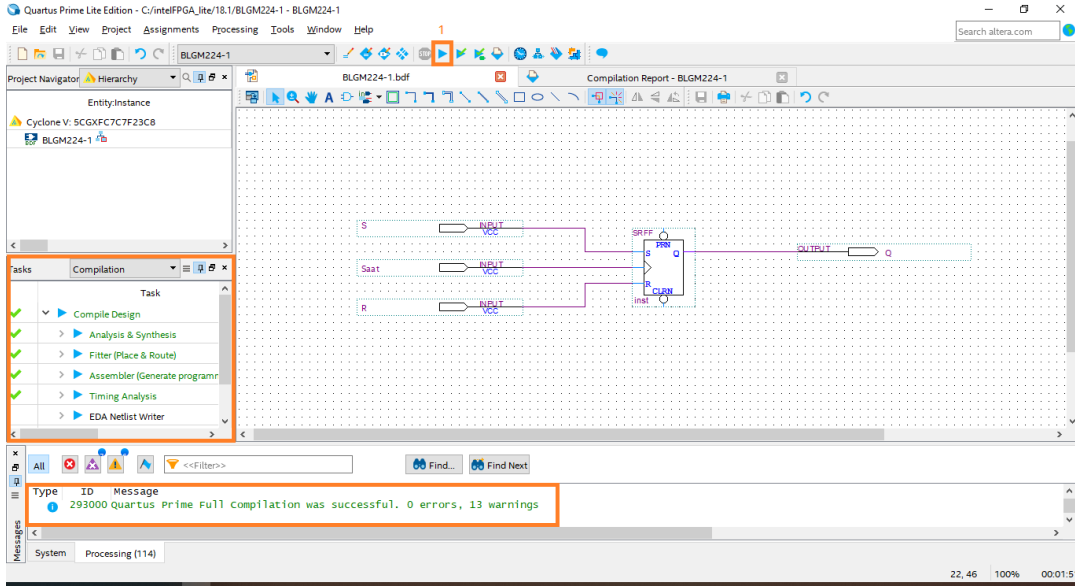
Block Diagram sayfası açıldığında boş ekrana çift tıklayarak Symbol penceresini açınız ve gerekli olan devre elamanlarını buradan seçerek bağlantılarını sağlayınız.



Block Diagramda aşağıdaki devreyi çizerek çalıştırınız. Girişlere S, R ve Saat isimleri çıkışa ise Q ismini atayınız.

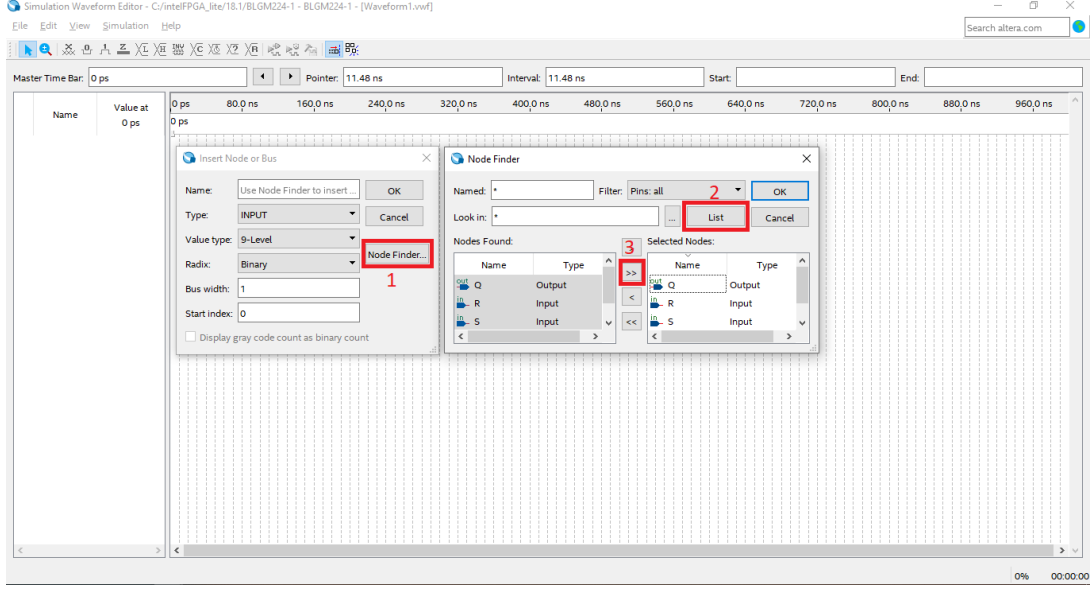


Çizim tamamlandığında öncelikle block diagram bölümünü CTRL+S ile kaydediniz. Ardından play butonuna tıklayarak çiziminizi derleyiniz. Derleme işleminiz tamamlandığında aşağıdaki resimde görüldüğü gibi **Quartus Prime Full Compilation was successful. 0 errors, 13 warnings** mesajını alacaksınız.

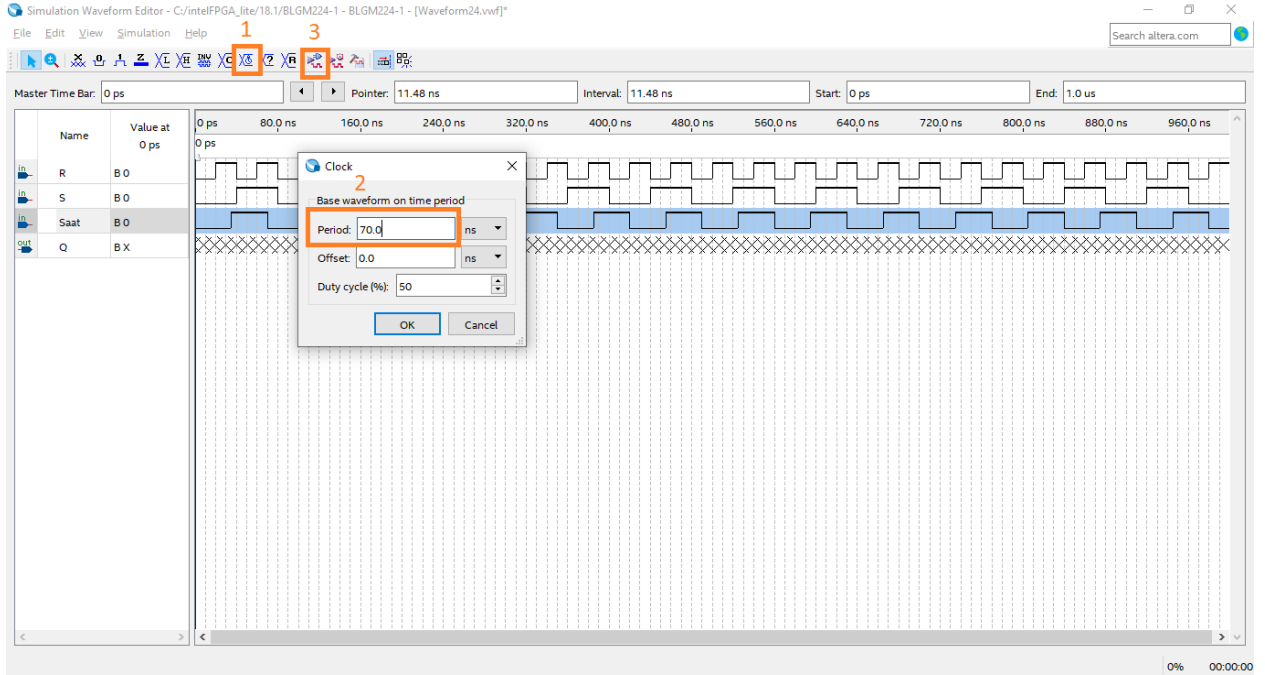


FLİP-FLOP TASARIMININ SİMULASYONU

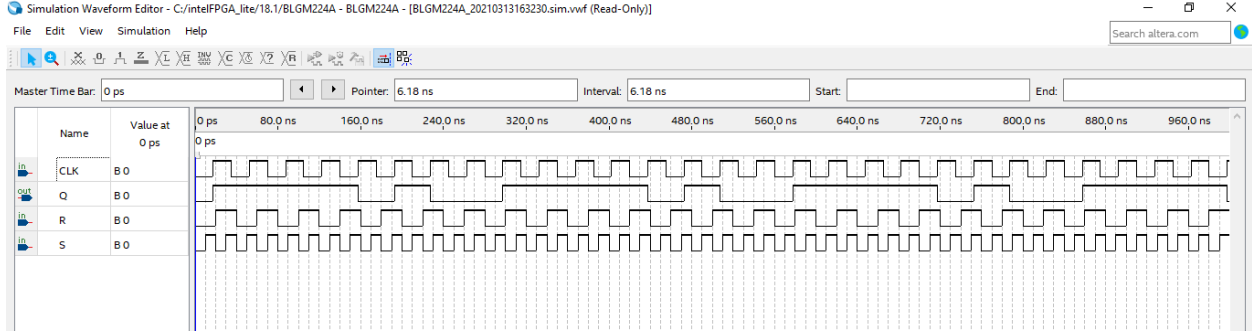
Derleme işleminiz başarıyla tamamlandıktan sonra, File -> New -> Universty Program VWF seçeneğini seçiniz. Daha sonra Edit -> Insert -> Insert Node or Bus -> Node Finde -> List -> ">>" seçeneklerini seçiniz.



Bu işlemden sonra projenizdeki giriş ve çıkış elemanları simülasyon için sisteminize dahil olacaktır. Daha sonra Giriş elemanlarının periyot değerlerini vereceğiz. Aşağıdaki adımları takip ediniz.



S girişine 20ns değerini R girişine 40ns değerini ve CLK yani saat girişine 35 değerini veriniz. Çıkış sinyali olan Q parametresine periyot ataması yapılmayacaktır. Periyot değerleri girildikten sonra CTRL+S yaparak 3. Adımda gösterilen Play butonuna basarak simüle işlemi başlatınız.



Simüle işlemi tamamlandığında ekrana yukarıdaki gibi bir sonuç verilecektir. Q çıkış sinyalinin S, R ve CLK(saat) girişlerine göre hangi durumlarda hangi değerleri aldığını SR Flip Flop doğruluk tablosuna bakarak karşılaştırınız ve kontrol ediniz.

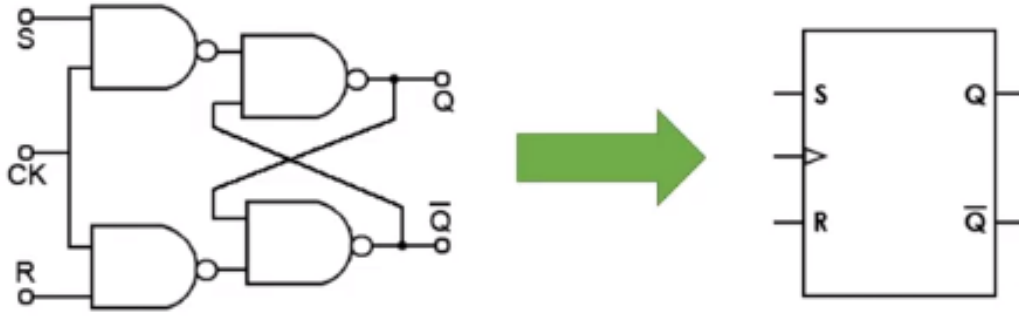
DOĞRULUK TABLOLARI

SR Flip Flop Doğruluk Tablosu				JK Flip Flop Doğruluk Tablosu				T Flip Flop Doğruluk Tablosu			D Flip Flop Doğruluk Tablosu		
S	R	q	Q	J	K	q	Q	T	q	Q	D	q	Q
0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	1	1	0	0	1	1	0	1	1	0	1	0
0	1	0	0	0	1	0	0	1	0	1	1	0	1
0	1	1	0	0	1	1	0	1	1	0	1	1	0
1	0	0	1	1	0	0	1	0	0	0	0	0	0
1	0	1	1	1	0	1	1	0	1	1	0	1	0
1	1	0	x	1	1	0	1	1	0	1	1	0	1
1	1	1	x	1	1	1	0	1	1	0	1	1	1

EK BİLGİ

Flip Floplar, mantık kapılarından ve ara bağlantılardan oluşan senkron bir devrenin blok halinde gösterilmiş şeklidir.

Bu lab çalışmasını aşağıda verildiği gibi kapılar kullanarak çizebilirdik fakat çizmedik. Devre elemanlarının içinden blok çizim flip-flop kullandık. S ve R girişlerine input girişlerini ve ortada bulunan saat girişine de clk sinyalini bağladık.

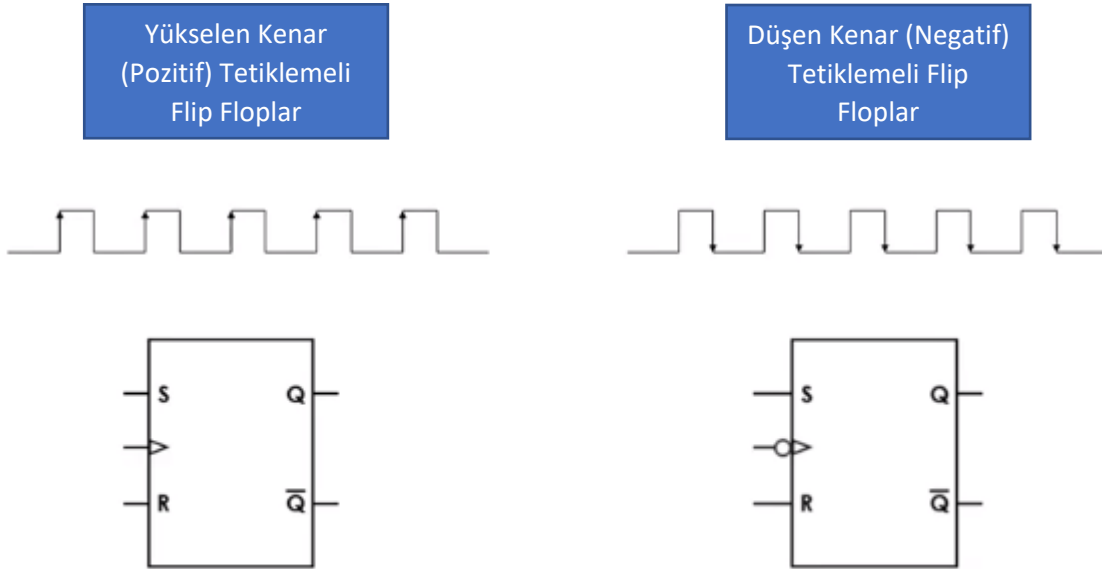


Flip floplar senkron devrelerde kullanılır burada bizim vereceğimiz saat sinyali ile senkron bir şekilde çıkışlar değişir. Yani S'yi ve R'yi değiştirdiğimizde Çıkışlar değişmez. Bu verdiğimiz saat sinyalindeki tetikleme anında S ve R değerlerine bakarak çıkışlar değişir.

Piyasada satılan 2 çeşit flip-flop vardır. Bunlardan ilki yükselen kenar tetiklemeli yani pozitif kenar tetiklemeli flip flop ve ikincisi ise düşen kenar tetiklemeli yani negatif kenar tetiklemeli flip flop'tur.

Saat sinyalinde 0'dan 1'e geçtiği anlarda tetikleniyorsa flip flop yani çıkışı tamda o anlarda değiştiriyor ise bu yükselen kenar tetiklemeli bir flip floptur.

Biz bu lab çalışmasında yükselen kenar (pozitif) tetiklemeli flip flop kullandık.



GÖREV

- 1- Yukarıdaki SR Flip Flop tasarımını ve simüle işlemini göz önünde bulundurarak aynı işlemleri JK, D ve T Flip floplar için de yapınız.
- 2- JK, D ve T flip flopların tasarımını ve simüle işlemini tamamladıktan sonra çıkan sonuçları doğruluk tablolarıyla karşılaştırınız ve inceleyiniz.

13.03.2021

Prof. Dr. Hasan Kömürcügil

Arş. Gör. Samed Reyhanlı