



DOĐU AKDENİZ ÜNİVERSİTESİ
BİLGİSAYAR MÜHENDİSLİĐİ BÖLÜMÜ
BLGM224 - SAYISAL MANTIK TASARIMI
LABORATUVAR ÇALIŐMASI 4
PARALEL YÜKLEMELİ KAYDIRAN YAZMAÇ

AMAÇLAR

Bu laboratuvar çalıőmasının amacı elektronik çizim ve tasarım programı Intel Quartus Prime Lite Edition kullanılarak 4 bit paralel yüklemeli kaydırıcı yazmaç tasarlamak, gözlem ve analiz yapmaktır.

TEORİK BİLGİ - KAYDEDİCİLER (REGİSTERS)

Sayısal bilgileri geçici bir süre saklayan devrelere kaydediciler (Registers) adı verilir. Bu yüzden dijital elektronikte önemli bir yer tutarlar. Bilginin saklanması için kaydedicilerde her bir bitlik bilgi için bir adet flip-flop kullanılmaktadır. Bilginin işlenmesi tetikleme sinyali (Clock pulse) ile senkron olarak yapılır. Kaydediciler besleme olduĐu sürece bilgiyi tutar., besleme kesildiĐinde ise bilgiyi kaybederler. Bu kaydediciler kaydetme işlemini kaydırmalı olarak yaptıkları için bunlara kaydırmalı kaydediciler (Shift Registers) adı verilmektedir. Kaydırmalı kaydediciler bit uzunluklarına, bilgi giriş-çıkıő şekline ve kaydırma yönüne göre sınıflandırılabilirler.

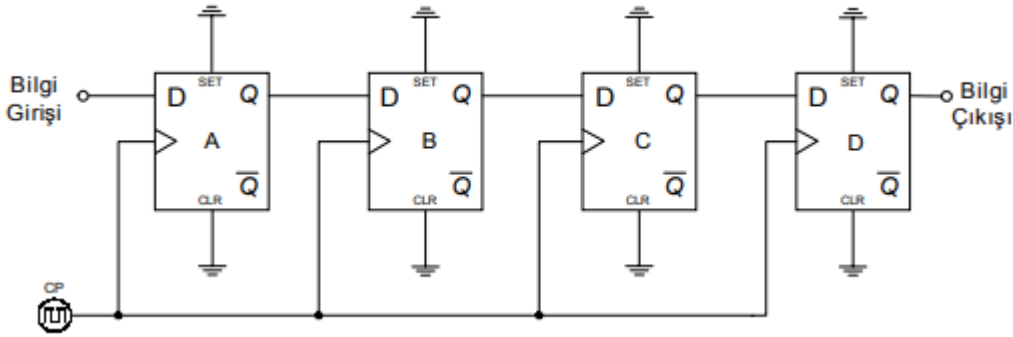
Kaydırma yönüne göre

- I. Sola Kaymalı kaydedici (Left Shift Register)
- II. SaĐa Kaymalı kaydedici (Right Shift Register)
- III. Sola-SaĐa Kaymalı kaydedici (Left/Right Shift Register)

SAĞA KAYMALI KAYDEDİCİLER (RIGHT SHIFT REGISTERS)

Kaydırmalı Kaydediciler (SHIFT REGISTER) Binary formundaki bilgileri depolama ve bilgileri kaydırma özelliğine sahiptirler. Bu özellikleri dolayısıyla bilgisayarda bilgi depolama, binary toplayıcı, çıkarıcı, bilgi tutma ve bilgi transfer işlemlerinde kullanılırlar. Aynı zamanda binary sayıları çarpma ve bölmede de kullanılırlar. Çarpma ve bölme işlemi binary sayılarda kaydırmanın bir şeklidir. Örneğin; binary formundaki bir değer sola kaydırılırsa, o değer iki ile çarpmanın sonucunu verir. Eğer, binary formundaki değer bir sağa kaydırılırsa, o değer iki ile bölümün sonucunu verir. Kaydırmalı kaydedici birden fazla FF'nin ard arda (birinin çıkışını, diğerinin girişini) bağlanarak oluşturulmuş dijital devre olup, ortak saate (CLK) sahiptirler. Bilgi transferi saat darbeleri ile senkron yapılır. Ortak saatte çalışmalarının nedeni, bilginin (1 veya 0) bir FF'den diğerine aktarılmasının tüm FF'lerde aynı anda olmasını sağlamak içindir.

Aşağıda dört bit uzunluklu D tipi Flip-Flop'la elde edilmiş sağa kaymalı kaydedici devresini göstermektedir. Aynı zamanda sağa kaymalı kaydedici devresinin çalışma mantığı anlatılmaktadır.



Bilgi Girişi	Kaydırma Sinyali(CP)	A	B	C	D
1	↑	1	0	0	0
0	↑	0	1	0	0
0	↑	0	0	1	0
0	↑	0	0	0	1

Başlangıç anında bütün çıkışların '0' olduğu kabul edilmelidir. Gelen ilk kaydırma sinyali ile bilgi en yüksek değerlikli biti taşıyan A biti, Flip-Flop çıkışlarında görülecektir. Her bir Flip-Flop çıkışı bir sonraki Flip-Flop girişine bağlandığından ikinci kaydırma sinyalinde D Flip-Flop çıkışında görülecektir. Bilgi gelen her kaydırma sinyali ile bir sağa kayacaktır.

PROGRAMIN HAZIR HALE GETİRİLMESİ

Programı çalıştırınız. New Project Wizard'ı kullanarak boş bir proje oluşturunuz. Ardından File -> New -> Block Diagram / Schematic File seçeneğini seçiniz. Yeni proje oluşturma ve programın hazır hale getirilmesi için 1. Lab dokümanındaki adımları izleyebilirsiniz.

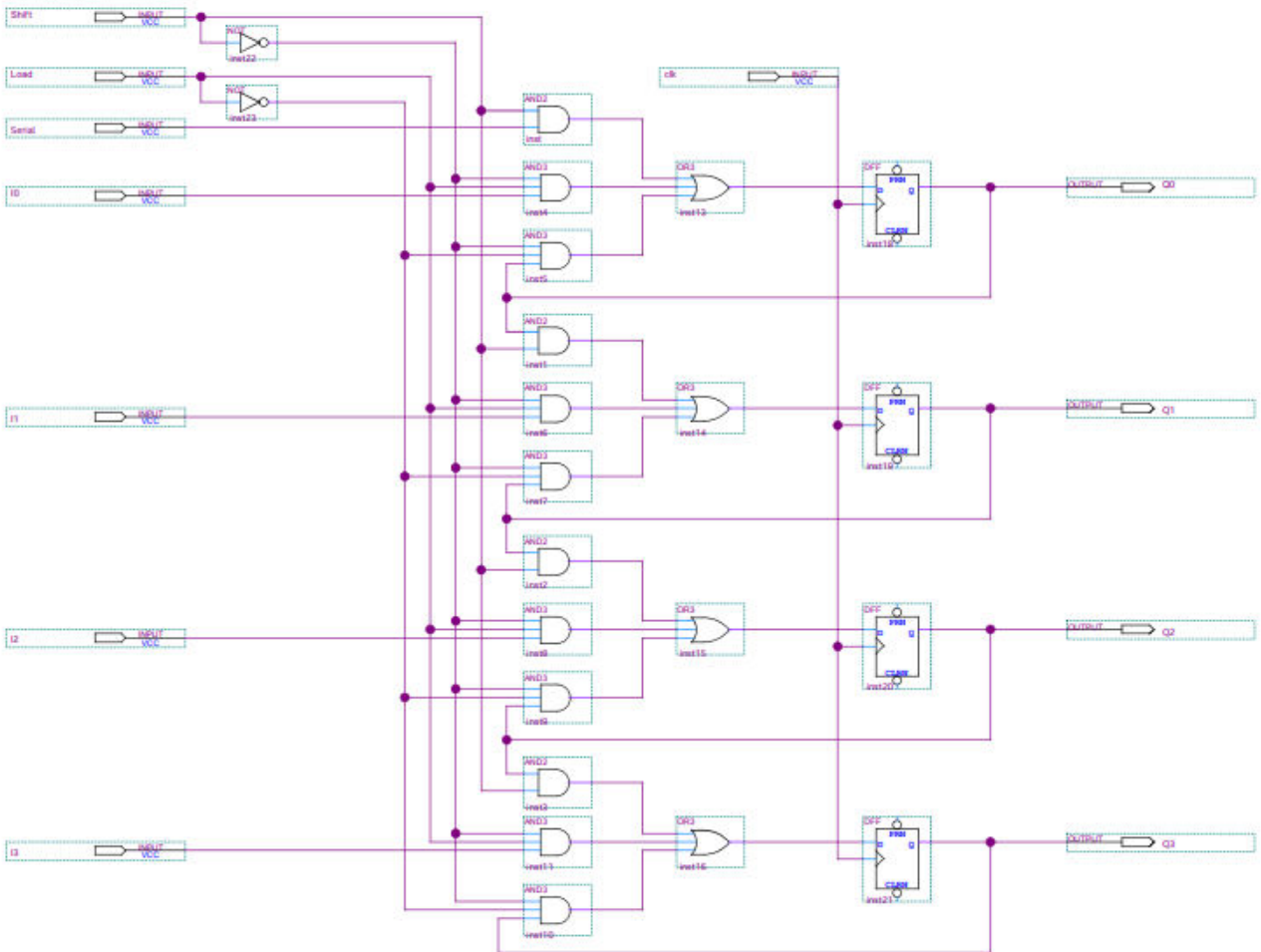
DENEY

Aşağıda bir paralel yüklemeli kaydırıcı yazmaç devre verilmektedir. Bu devrede 4 adet D Flip-Flop, 4 adet iki girişli AND kapısı, 8 adet üç girişli AND kapısı, 4 adet üç girişli OR kapısı, 2 adet değil(NOT) kapısı, bulunmaktadır.

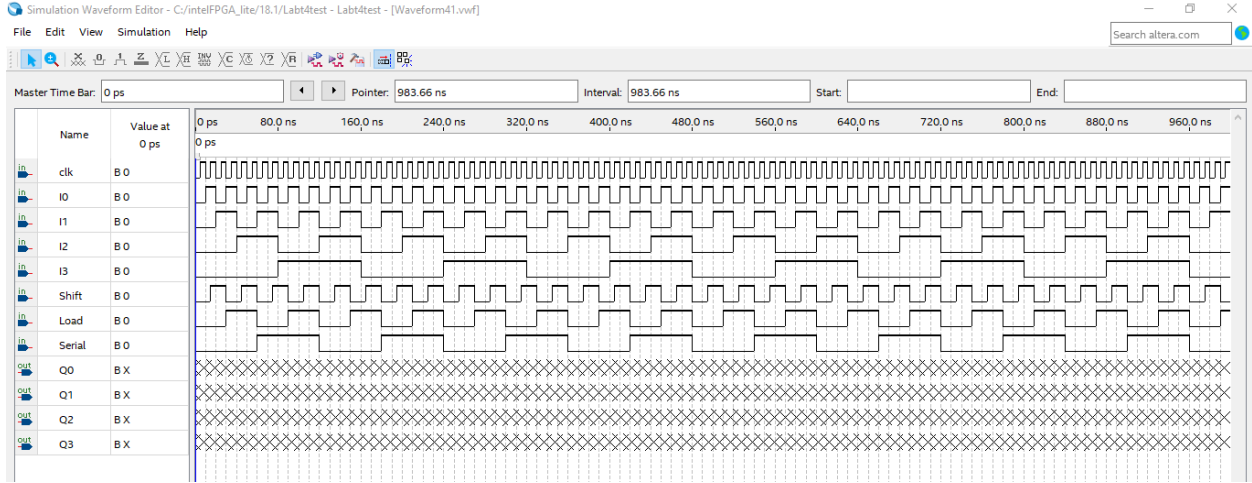
Aynı zamanda, saat sinyali için bir input girişi, verinin paralel yüklenebilmesi için 4 adet I input girişi, 1 adet Serial Input girişi, kaydırma ve paralel yükleme işlemlerinin kontrol edileceği 2 adet Load ve Shift girişleri bulunmaktadır.

Son olarak, kaydedicinin verileri saklaması için 4 adet Q output çıkışı bulunmaktadır.

Bu devre elemanlarını Block diagram ortamına dahil ediniz. Devre elemanları Block diagram ortamına dahil edildikten sonra ara bağlantılarını yaparak aşağıdaki devreyi tasarlayınız ve derleme işlemini başlatınız.

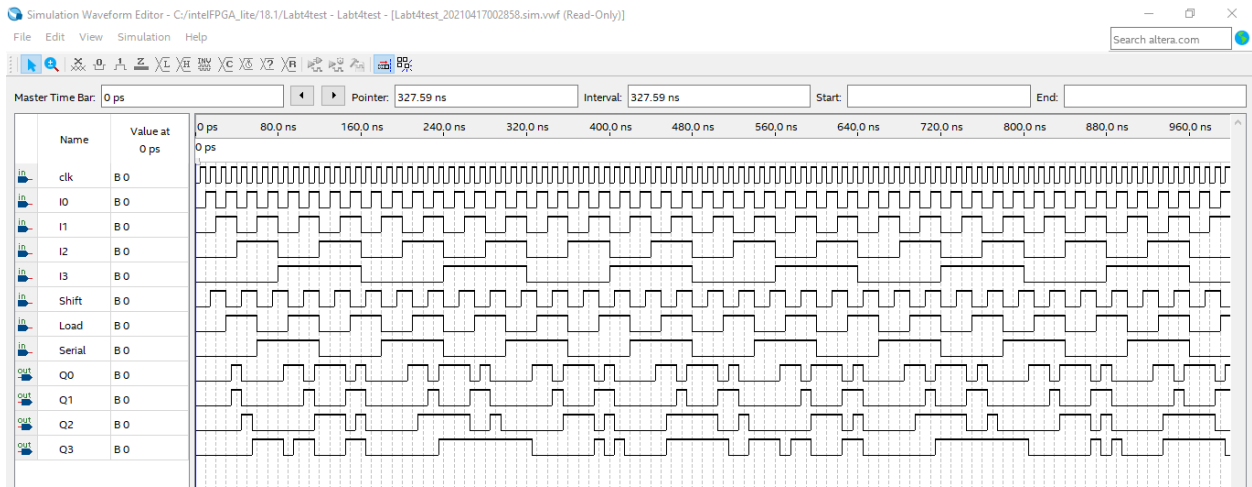


Derleme işleminiz başarıyla tamamlandıktan sonra, File -> New -> Universty Program VWF seçeneği seçilerek tasarımı simüle işlemi yapınız.



Derleme işleminin nasıl yapıldığı hakkında 1. Lab dokümanından yardım alabilirsiniz.

Giriş sinyallerine periyot değerleri verildikten sonra derleme işlemi başlatınız.



Yukarıda simüle işlemi sonucu verilmektedir.

Aşağıdaki tablo Shift ve Load control girişlerinin karakteristik özelliklerini göstermektedir.

Shift	Load	İşlem
-------	------	-------

0	0	Değişiklik yok.
0	1	Veri paralel yükle.
1	x	Kaydır.

GÖREV

- 1- Yukarıda verilen devreyi laboratuvar ortamında tasarlayarak simülasyonunu tamamlayınız.
- 2- Simülasyonu tamamlanan paralel yüklemeli kaydıran yazmaç tasarımının çalışma mantığını ve kontrol girişlerinin hangi durumlarda hangi sonuçları verdiğini basit cümlelerle açıklayınız ve bir rapor hazırlayınız.
- 3- Hazırlayacağınız rapor da sağa kaydırmalı kaydedicileri kendi cümlelerinizle açıklayınız.

18.04.2021

Prof. Dr. Hasan Kömürcügil

Arş. Gör. Samed Reyhanlı